

一般、アカデミック法人向け直販。E-mailで見積をご依頼ください。

DE10-Nano Kit- ARM[®] A9 内蔵 Cyclone V SE SoC 開発、教育用キット

DE10-Nano / Atlas-SoC+ KitはTerasic社が開発した、Intel PSG(旧Altera) Cyclone V SE SoC FPGA搭載の開発、評価、教育用ボード。生産を終了したDE0-Nano-SoC / Atlas-SoC Kitと比べ、FPGA部でロジック規模は2.75倍、内部メモリは2倍、DSPは1.3倍。HDMI出力ポートが追加され、基板サイズが少し大きくなった。

DE10-Nano は **Cyclone V SE SoC 5CSEBA6U23I7N** を搭載している。FPGA などのロジック系に加え、ARM CPU を使ったマイコンや組み込み関係の教育にも利用できる。Cyclone V 世代は ロジックアレイブロックが ALM 構造で一部をメモリ(MLAB)として利用可能。演算が可変精度 DSP ブロックで効率よく使えるなどの点や、28nm プロセスで旧世代より高性能。HPS 部のデュアル ARM Cortex-A9 は 800MHz で動作する。DE10-Nano と Atlas-SoC+ Kit のハードウェア内容は同じなので、お互いのリソースを動作させることができる。

* FPGA ボード比較表

	SoC 世代 FPGA	SoC 世代 FPGA	SoC 世代 FPGA
ボード型番(発売時期)	DE10-Nano(3/2017)	SoCKit (2013/8)	DE10-Standard(2017/Q2)
デバイス	Cyclone V SE SoC	Cyclone V SX SoC	Cyclone V SX SoC
型番	5CSEBA6U23I7N	5CSXFC6D6F31C6N	5CSXFC6D6F31C6N
ALM	41,509	41,509	41,509
換算 LE 数	110,000	110,000	110,000
内部 RAM ビット(M10K 数)	5,570Kb (557)	5,570kb(557)	5,570Kb (557)
MLAB	621kb	621Kb	621Kb
乗算器(18x19)	224	224	224
可変精度 DSP ブロック	112	112	112
プロセッサコア	Dual ARM [®] CortexA9	Dual ARM [®] CortexA9	Dual ARM [®] CortexA9
高速トランシーバ	-	3.125Gbps (8ch HSMC)	未使用
外部 SRAM	-	-	-
外部 DRAM(FPGA 部)	-	1GB DDR3(32bit)	64MB SDRAM(16bit)
外部 DRAM(HPS 部)	1GB DDR3(32bit)	1GB DDR3(32bit)	1GB DDR3(32bit)
SD card スロット(HPS 部)	MicroSD	MicroSD	MicroSD
外部 Flash	-	64MB QSPI(HPS)	-(未実装)
外部 LCD	-	128x64 dot(HPS)	128x64 dot(HPS)
NTSC 等ビデオ入力	-	-	1(ADV7180)
VGA 出力(max1280x1024)	-	8bit x 3(DAC:ADV7123)	8bit x 3(ADV7123)
HDMI	TX(ADV7523)	-	-
オーディオ入出力	-	24bit(CODEC:WM8731)	24bit(WM8731)
USB2.0OTG(PHY:USB3300)	1(HPS)	1(HPS)	-
USB2.0Host(USB3300+HUB)	-	-	2(HPS)
Serial ポート(FT232R)	USB-UART(HPS)	USB-UART(HPS)	USB-UART(HPS)
Ethernet(PHY:KSZ9021RN)	10/100/1G(HPS)	10/100/1G(HPS)	10/100/1G (HPS)
IR ポート	-	1RX	Emitter/Receiver
PS/2 ポート	-	-	1
HSMC 拡張バス	-	80 I/O + 8ch XCVR	80 I/O
GPIO バス(40pin)	36 I/O x2	-	36 I/O
Arduino Expansion Header	Uno R3 タイプ	-	-
LTC Header	1(HPS)	1(HPS)	1(HPS)
A/D ポート	12bit 8ch 500ksps	12bit 8ch 500KSPS	12bit 8ch 1MSPS
センサ	G(HPS)	G(HPS)/温度(FPGA)	G(HPS)
7-seg LED	-	-	6(FPGA)
User LED	1(HPS)/ 8(FPGA)	4(HPS)/4(FPGA)	1(HPS)/10(FPGA)
User Push SW	1+2(HPS)/2(FPGA)	4+2(HPS)/4(FPGA)	2(HPS)/4(FPGA)
User Slide SW(DPDT)	4(FPGA)	4(HPS)+4(FPGA)	10(FPGA)
USB Blaster 機能(USB 速度)	USB BlasterII (HS)	USB BlasterII (HS)	USB BlasterII (HS)
基板サイズ	68.6x107mm	150x110mm	166x130mm

Terasic Inc. 正規代理店
FPGA, DSP, BUS ツール各種取扱い

立野電脳株式会社 EXT 営業

各商標の権利は、それぞれの所有者に帰属します。このカタログの内容、製品仕様等は、予告なく変更される場合があります。4/27/2017 改訂

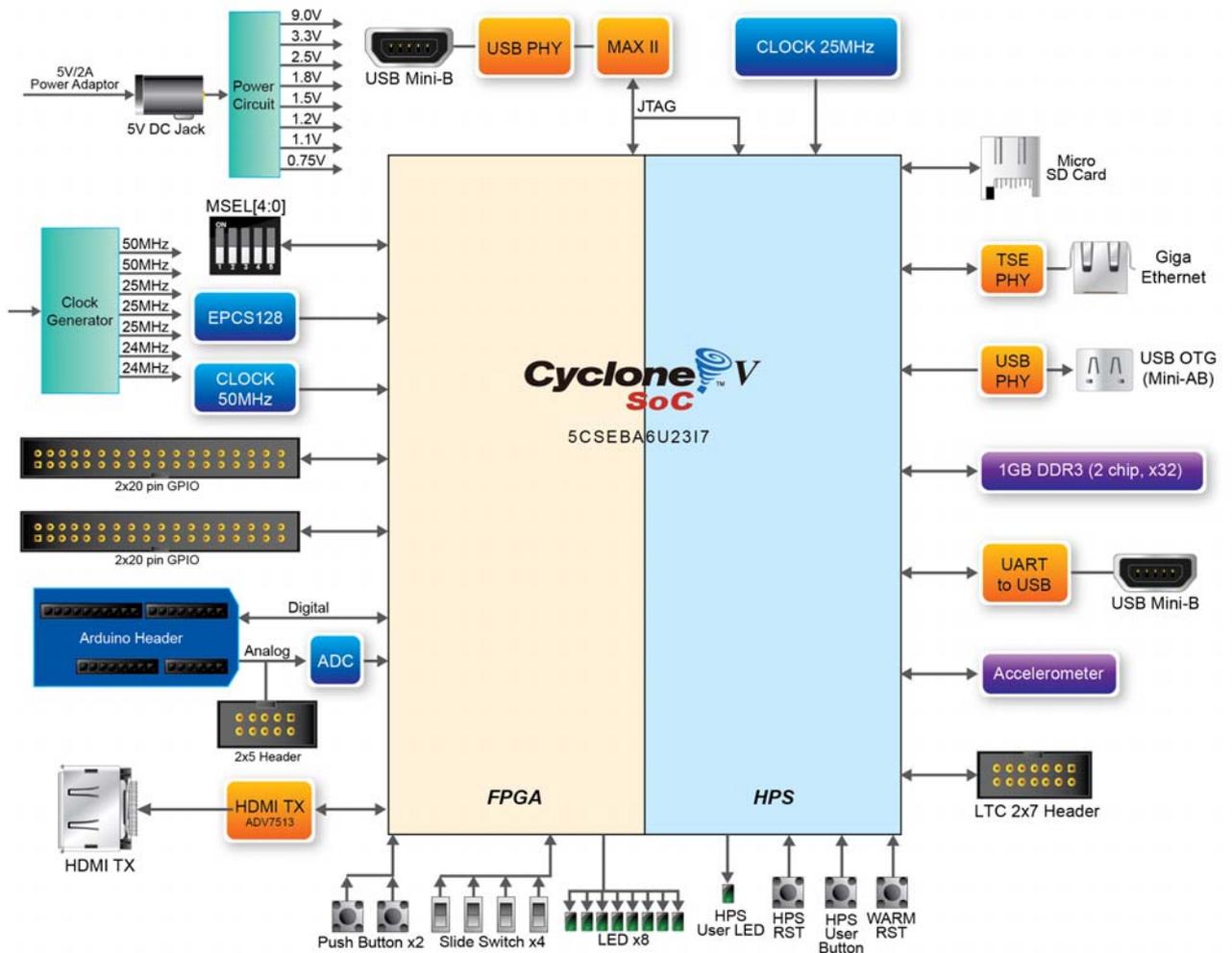
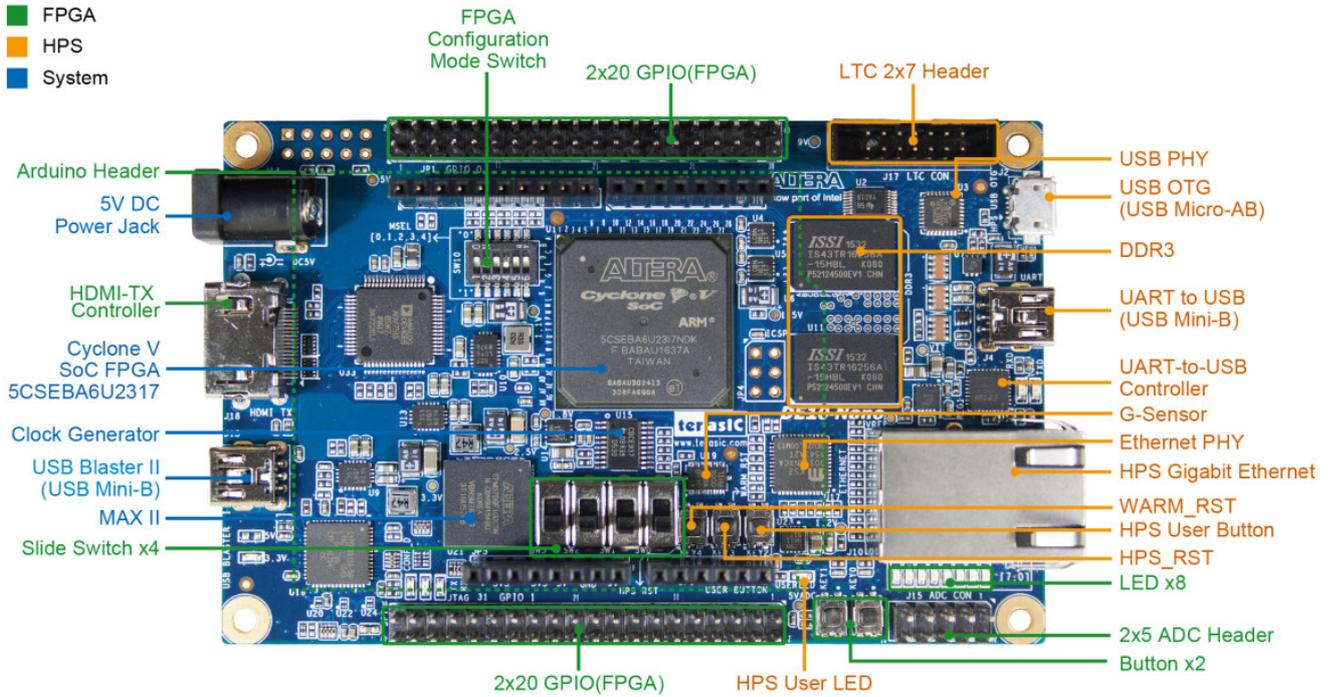
 EXT営業部
E-mail : sales@dsp-tdi.com

〒198-0063 東京都青梅市梅郷5-955 TEL.0428-77-7000 FAX.0428-77-7010

URL <http://www.dsp-tdi.com/>

* DE10-Nano Kit 外観図、ブロック図

- FPGA
- HPS
- System



立野電腦 EXT営業部

E-mail : sales@dsp-tdi.com

〒198-0063 東京都青梅市梅郷5-955 TEL.0428-77-7000 FAX.0428-77-7010

Terasic Inc. 正規代理店
立野電腦株式会社 EXT 営業

URL <http://www.dsp-tdi.com/>

各商標の権利は、それぞれの所有者に帰属します。このカタログの内容、製品仕様等は、予告なく変更される場合があります。3/10/2017 改訂